

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-113774

(43)Date of publication of application : 07.05.1993

(51)Int.Cl.

G09G 3/36

G02F 1/133

G02F 1/136

(21)Application number : 03-275238

(71)Applicant : HITACHI LTD

(22)Date of filing : 23.10.1991

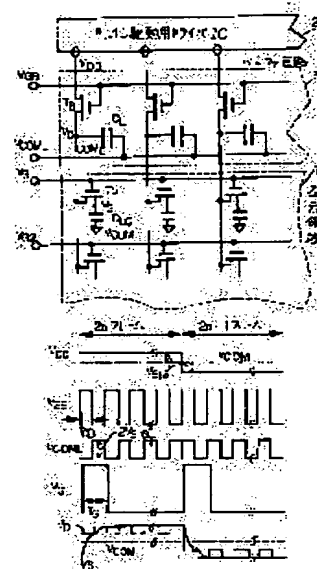
(72)Inventor : TANAKA TAKESHI
ONO KIKUO
KONISHI NOBUTAKE

(54) LIQUID CRYSTAL DISPLAY DEVICE AND ITS DRIVING METHOD

(57)Abstract:

PURPOSE: To reduce an operation voltage for a driver IC by connecting a capacity to a source electrode which is served as an output terminal of a buffer TFT inserted between a driver IC and a drain line and applying an AC voltage to a wiring.

CONSTITUTION: A buffer circuit 3 comprising a buffer TFTTB and a line memory capacity CL is formed between a driver IC 2 on a drain side and a display area 7. In this equivalent circuit, an image signal VDD is fed from the driver IC to drive a liquid crystal by AC, oscillates at an amplitude of VSIG with an opposed electrode VCOM as a centerline, and takes positive and negative poles in even and odd number frames relative to the VCOM, respectively. Then, after the buffer TFTTB is shielded, an AC voltage is applied to a wiring through the line memory capacity CL to get a drive voltage higher than an output voltage of the driver IC 2. Thus the operation voltage for the driver IC 2 can be reduced, and the opening rate of a liquid display part can be increased.



LEGAL STATUS

[Date of request for examination]

02.09.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3328840

[Date of registration]

19.07.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The pixel arranged in the shape of a matrix in the viewing area, and the pixel TFT which drives each pixel concerned, The drain wire which connects to a drain drive circuit said drain electrode of TFT arranged by the same train of said matrix, In the liquid crystal display which has the gate line which connects to a gate drive circuit said gate electrode of TFT arranged by the same line of said matrix The buffer TFT by which the drain electrode was connected to said drain drive circuit, and the source electrode was connected to said drain wire, The liquid crystal display characterized by establishing the buffer circuit containing the Rhine memory space by which the end was connected to the source electrode of the buffer TFT concerned, and the other end was connected to the common electrode in the outside of said viewing area.

[Claim 2] The drive approach of the liquid crystal display characterized by impressing the Rhine memory alternating voltage to said common electrode to which said Rhine memory space was connected in the drive approach of a liquid crystal display according to claim 1.

[Claim 3] The pixel arranged in the shape of a matrix in the viewing area, and the addition capacity by which the end was made each pixel concerned and the other end was connected to the gate line of the previous line, The pixel TFT which drives each said pixel and addition capacity, and the drain wire which connects to a drain drive circuit said drain electrode of TFT arranged by the same train of said matrix, In the liquid crystal display which has the gate line which connects to a gate drive circuit said gate electrode of TFT arranged by the same line of said matrix The buffer TFT by which the drain electrode was connected to said drain drive circuit, and the source electrode was connected to said drain wire, The liquid crystal display characterized by establishing the buffer circuit containing the Rhine memory space by which the end was connected to the source electrode of the buffer TFT concerned, and the other end was connected to the common electrode in the outside of said viewing area.

[Claim 4] The drive approach of the liquid crystal display characterized by making mutually into the alternating voltage of opposition the source electrical potential difference of the pixel TFT of the pixel which adjoins in the direction of a train in the drive approach of a liquid crystal display according to claim 3.

[Claim 5] The pixel arranged in the shape of a matrix in the viewing area, and the perfect storage capacitance by which parallel connection was carried out to each pixel concerned, The pixel TFT which drives each pixel and perfect storage capacitance of said, and the drain wire which connects to a drain drive circuit said drain electrode of TFT arranged by the same train of said matrix, In the liquid crystal display which has the gate line which connects to a gate drive circuit said gate electrode of TFT arranged by the same line of said matrix The buffer TFT by which the drain electrode was connected to said drain drive circuit, and the source electrode was connected to said drain wire, The liquid crystal display characterized by establishing the buffer circuit containing the Rhine memory space by which the end was connected to the source electrode of the buffer TFT concerned, and the other end was connected to the common electrode in the outside of said viewing area.

[Claim 6] While giving buffer selection time amount to said two buffers TFT which are in the Rhine selection time amount, and were connected to one drain drive circuit in the drive approach of a liquid

crystal display according to claim 5, respectively The drive approach of the liquid crystal display which is in pixel selection time amount, and is characterized by changing said each Rhine memory electrical potential difference to a polarity [of said drain signal in each buffer selection time amount], and like-pole (based on core of amplitude) nature side after termination of each buffer selection time amount. [Claim 7] The pixel arranged in the shape of a matrix in the viewing area, and the pixel TFT which drives each pixel concerned, The drain wire which connects to a drain drive circuit said drain electrode of TFT arranged by the same train of said matrix, In the liquid crystal display which has the gate line which connects to a gate drive circuit said gate electrode of TFT arranged by the same line of said matrix The odd number train buffer circuit containing the Rhine memory space by which the end was connected to the source electrode of the buffer TFT by which the drain electrode was connected to said drain drive circuit, and the source electrode was connected to said drain wire of an odd number train, and the buffer TFT concerned, and the other end was connected to the odd number train common electrode, Said odd number train buffer circuit of the front row The Rhine memory space by which the end was connected to the source electrode of the buffer TFT by which the drain electrode was connected in common to said connected drain drive circuit, and the source electrode was connected to said drain wire of an even number train, and the buffer TFT concerned, and the other end was connected to the even number train common electrode The liquid crystal display characterized by forming a means to drive the even number train buffer circuit to include, and said odd number train buffer TFT and even number train TFT by turns in the outside of said viewing area.

[Claim 8] While said buffer TFT gives the buffer selection time amount used as switch-on in the drive approach of a liquid crystal display according to claim 7 in the Rhine selection time amount from which TFT of said pixel in the same line of said matrix will be in switch-on The drive approach of the liquid crystal display which is in said pixel selection time amount, and is characterized by changing the Rhine memory space to a polarity [of the video signal in buffer selection time amount] (based on core of amplitude), and like-pole nature side after termination of said buffer selection time amount.

[Claim 9] The pixel arranged in the shape of a matrix in the viewing area, and the pixel TFT which drives each pixel concerned, The drain wire which connects to a drain drive circuit said drain electrode of TFT arranged by the same train of said matrix, In the liquid crystal display which has the gate line which connects to a gate drive circuit said gate electrode of TFT arranged by the same line of said matrix The odd number train buffer circuit containing the Rhine memory space by which the end was connected to the source electrode of the buffer TFT by which the drain electrode was connected to said drain drive circuit, and the source electrode was connected to said drain wire of an odd number train, and the buffer TFT concerned, and the other end was connected to the odd number train common electrode, Said odd number train buffer circuit of the front row The Rhine memory space by which the end was connected to the source electrode of the buffer TFT by which the drain electrode was connected in common to said connected drain drive circuit, and the source electrode was connected to said drain wire of an even number train, and the buffer TFT concerned, and the other end was connected to the even number train common electrode The liquid crystal display characterized by forming a means to drive the even number train buffer circuit to include, and said odd number train buffer TFT and even number train TFT by turns in the outside of said viewing area.

[Claim 10] While said buffer TFT gives the buffer selection time amount used as switch-on in the drive approach of a liquid crystal display according to claim 9 in the Rhine selection time amount from which TFT of said pixel in the same line of said matrix will be in switch-on The drive approach of the liquid crystal display which is in said pixel selection time amount, and is characterized by changing the Rhine memory space to a polarity [of the video signal in buffer selection time amount] (based on core of amplitude), and like-pole nature side after termination of said buffer selection time amount.

[Claim 11] The liquid crystal display characterized by said Rhine memory space occupying 50% or more of capacity of the full capacity which accompanies a drain wire in a liquid crystal display given in any 1 term of claims 1, 3, 5, 7, and 9.

[Claim 12] The portable computer which equipped any 1 term of claims 1, 3, 5, 7, 9, and 11 with the liquid crystal display of a publication.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] the operating voltage of the driver IC of the liquid crystal display of the active matrix which this invention requires for a liquid crystal display and its drive approach, and drives liquid crystal especially using TFT, i.e., a thin film transistor, -- decreasing -- good -- it is related with the structure of a **** liquid crystal display, and the drive approach of a liquid crystal display.

[0002]

[Description of the Prior Art] A TFT-liquid-crystal display is a small low power, and is used for the display of a microcomputer etc. Such a active-matrix liquid crystal display has the problem that its member cost is high compared with CRT although display quality is excellent, and it is high. [of the cost price of the driver IC of the drive circuit which supplies a signal to the pixel TFT which drives liquid crystal especially]

[0003] The approach of using a cheap low-battery driver IC as a price reduction measure of a driver IC is effective. As the example, the outline of the conventional technique indicated by "flat-panel display '91" (Nikkei Business Publications November, 1990 issue P88-96) is explained. Drawing 14 is the circuit diagram showing the equal circuit of the TFT matrix for explaining the conventional technique, and drawing 15 is a timing diagram which shows the drive wave in the equal circuit of drawing 14.

[0004] Video signal VD The drain electrode D of TFT TP is supplied from the driver IC 2. If the Rhine selection signal VG supplied from a driver IC 1 is impressed, TFT will be in switch-on, and the liquid crystal capacity CLC will be charged until the source electrical potential difference VS becomes equal to VD. On the other hand, on both sides of liquid crystal, the output voltage of TFT and the opposite electrical potential difference VCOM which is the AC signal of opposition are impressed to the counterelectrode COM which counters with TFT. The potential difference of the source electrical potential difference VS of TFT and the opposite electrical potential difference VCOM is impressed to liquid crystal. Therefore, the alternating current drive of the liquid crystal is carried out by amplitude $2V_{SIG} + 2V_{SIGO}$ of the sum electrical potential difference of amplitude $2V_{SIG}$ of the image electrical potential difference VD, and amplitude $2V_{SIGO}$ of the opposite electrical potential difference VCOM. That is, an electrical potential difference higher than the voltage swing supplied to TFT from a driver can be impressed to liquid crystal. This means that a cheap low-battery driver IC can be used.

[0005] In the usual TFT-liquid-crystal display, as shown in drawing 14, storage capacitance CST is formed in the liquid crystal capacity CLC and juxtaposition for every pixel. Addition of storage

capacitance makes the capacity of liquid crystal increase equivalent, lengthens the discharge constant of liquid crystal, and is effective in raising the homogeneity of a display image. There are two kinds of connection types of this storage capacitance. One method is the approach of connecting one edge to the source electrode S of TFT, and connecting the other end to the common electrode COM, as shown in drawing 14 . Another method is the approach of forming capacity between the gate lines L of the continued line. In this specification, the former is made to call the perfect storage capacitance CST, a call, and the latter the addition capacity CAD. When the perfect storage capacitance CST is adopted as storage capacitance, electrical potential differences [counterelectrode] can be impressed to a common electrode. For this reason, even if it forms storage capacitance CAD, the driver electrical-potential-difference reduction effectiveness which was already described is acquired. On the other hand, in the case of an addition capacity method, the same electrical potential difference as a counterelectrode cannot be applied to the addition capacity CAD, but the gate voltage of a direct current is impressed mostly. For this reason, the increment width of face of the electrical potential difference impressed to liquid crystal becomes small. Although increment width of face is expressed with the form which carried out the capacitive component rate of the alternating voltage applied to the counterelectrode by liquid crystal capacity and addition capacity, about 1 of an opposite electrical potential difference / 4 or less are usually it.

[0006] In addition, JP,2-196218,A is also one of those which are related as this kind of a conventional technique. In this example, the potential difference of the gate potential and drain potential which are impressed to TFT with the polarity of a picture signal differed, the signal written in each pixel of a liquid crystal display changed, whenever the polarity of a picture signal was reversed, in order to prevent that a screen flickers, the potential of a scan signal was changed synchronizing with reversal of a picture signal, and it has proposed making equal the potential difference of a scan signal and a picture signal, and the potential difference of a scan signal and common potential.

[0007] However, the effective means is not shown about the policy which reduces the operating voltage of a driver IC.

[0008]

[Problem(s) to be Solved by the Invention] The electrical potential difference which impresses alternating voltage to a counterelectrode and is impressed to liquid crystal as the reduction approach of the conventional driver electrical potential difference was made to increase. In order to have acquired sufficient increment effectiveness in an electrical potential difference, the electrode of the perfect storage capacitance CST and the becoming common electrode needed to be formed in all pixels.

[0009] In order that the electrode which forms the perfect storage capacitance CST might run the inside of each pixel to a gate line and parallel, the incidence rate of the malfunction of these electrodes and gate lines depended short was high.

[0010] Moreover, since these electrodes were generally opaque, the amount of transparency of light fell by capacity formation, and they also had the problem that the display screen became dark.

[0011] Furthermore, since a source electrical potential difference is interlocked with vibration of an opposite electrical potential difference and it vibrates after gate voltage will not be impressed but TFT will be in a cut off state, the amplitude of a source electrical potential difference serves as a maximum of $2V_{SIG} + 4V_{SIGO}$ after all. When obtaining liquid crystal driver voltage equivalent to this without the amplitude of a common electrical potential difference, as compared with the case where the amplitude of a drain electrical potential difference is set to $2V_{SIG(s)} + 2V_{SIGO}$, the amplitude of a source electrical potential difference is increasing only $2V_{SIGO}$ from the start. When gate voltage is considered on the basis of the electrical potential difference of the source and a drain, it is equivalent to having decreased the amplitude of gate voltage, and becomes the cause of reducing the switching operation of TFT. That is, the flow resistance between the source/drain of TFT is made to increase, and cutoff resistance is decreased. This phenomenon reduces the actual value of liquid crystal driver voltage, and the contrast ratio of a display image is reduced or it brings about image quality degradation of a cross talk etc.

[0012] The purpose of this invention is offering the liquid crystal display equipped with the means which the operating voltage of a driver IC can be reduced and the numerical aperture of the liquid crystal display section is raised, and makes an inter-electrode short circuit decrease sharply, and raises image quality by the rise of substantial gate voltage, and its drive approach.

[0013]

[Means for Solving the Problem] The above-mentioned purpose inserts TFT used as a buffer between a driver IC and a drain wire, connects capacity to the source electrode used as the output terminal of this buffer TFT, and is attained by impressing alternating voltage to wiring through this capacity.

[0014] Namely, the pixel arranged in the shape of a matrix in the viewing area in order that this invention might attain the above-mentioned purpose, The pixel TFT which drives each pixel, and the drain wire which connects to a drain drive circuit the drain electrode of TFT arranged by the same train of a matrix, In the liquid crystal display which has the gate line which connects to a gate drive circuit the gate electrode of TFT arranged by the same line of a matrix The buffer TFT by which the drain electrode was connected to the drain drive circuit, and the source electrode was connected to the drain wire, The liquid crystal display which established the buffer circuit containing the Rhine memory space by which the end was connected to the source electrode of this buffer TFT, and the other end was connected to the common electrode in the outside of said viewing area is proposed.

[0015] In the case of this liquid crystal display, the Rhine memory alternating voltage is impressed to said common electrode to which said Rhine memory space was connected.

[0016] This invention Moreover, the pixel arranged in the shape of a matrix in the viewing area in order to attain the above-mentioned purpose, The addition capacity by which the end was made each pixel and the other end was connected to the gate line of the previous line, The pixel TFT which drives each pixel and addition capacity, and the drain wire which connects to a drain drive circuit the drain electrode of TFT arranged by the same train of a matrix, In the liquid crystal display which has the gate line which connects to a gate drive circuit the gate electrode of TFT arranged by the same line of a matrix The buffer TFT by which the drain electrode was connected to the drain drive circuit, and the source electrode was connected to the drain wire, The liquid crystal display which established the buffer circuit containing the Rhine memory space by which the end was connected to the source electrode of this buffer TFT, and the other end was connected to the common electrode in the outside of said viewing area is proposed.

[0017] Let mutually the source electrical potential difference of the pixel TFT of the pixel which adjoins in the direction of a train be the alternating voltage of opposition in this liquid crystal display.

[0018] The pixel arranged in the shape of a matrix in the viewing area in order that this invention might attain the above-mentioned purpose further, The pixel TFT which drives the perfect storage capacitance by which parallel connection was carried out to each pixel, and each pixel and perfect storage capacitance, The drain wire which connects to a drain drive circuit the drain electrode of TFT arranged by the same train of a matrix, In the liquid crystal display which has the gate line which connects to a gate drive circuit the gate electrode of TFT arranged by the same line of a matrix The buffer TFT by which the drain electrode was connected to the drain drive circuit, and the source electrode was connected to the drain wire, The liquid crystal display which established the buffer circuit containing the Rhine memory space by which the end was connected to the source electrode of Buffer TFT, and the other end was connected to the common electrode in the outside of said viewing area is proposed.

[0019] While said two buffers TFT which are in the Rhine selection time amount, and were connected to one drain drive circuit give buffer selection time amount, respectively in the case of this liquid crystal display, it is in pixel selection time amount, and each Rhine memory electrical potential difference is changed to a polarity [of the drain signal in each buffer selection time amount], and like-pole (based on core of amplitude) nature side after termination of each buffer selection time amount.

[0020] The pixel arranged in the shape of a matrix in the viewing area in order that this invention might

attain the above-mentioned purpose, The pixel TFT which drives each pixel, and the drain wire which connects to a drain drive circuit the drain electrode of TFT arranged by the same train of a matrix, In the liquid crystal display which has the gate line which connects to a gate drive circuit the gate electrode of TFT arranged by the same line of a matrix The odd number train buffer circuit containing the Rhine memory space by which the end was connected to the source electrode of the buffer TFT by which the drain electrode was connected to the drain drive circuit, and the source electrode was connected to the drain wire of an odd number train, and this buffer TFT, and the other end was connected to the odd number train common electrode, Said odd number train buffer circuit of the front row The even number train buffer circuit containing the Rhine memory space by which the end was connected to the source electrode of the buffer TFT by which the drain electrode was connected in common to the connected drain drive circuit, and the source electrode was connected to said drain wire of an even number train, and this buffer TFT, and the other end was connected to the even number train common electrode, The liquid crystal display which formed a means to drive the odd number train buffer TFT and the even number train TFT by turns in the outside of said viewing area is proposed.

[0021] In this liquid crystal display, into the Rhine selection time amount from which TFT of the pixel in the same line of said matrix will be in switch-on, while Buffer TFT gives the buffer selection time amount used as switch-on, it is in pixel selection time amount, and the Rhine memory space is changed to a polarity [of the video signal in buffer selection time amount] (based on core of amplitude), and like-pole nature side after termination of said buffer selection time amount.

[0022] The pixel arranged in the shape of a matrix in the viewing area in order that this invention might attain the above-mentioned purpose, The pixel TFT which drives each pixel, and the drain wire which connects to a drain drive circuit the drain electrode of TFT arranged by the same train of a matrix, In the liquid crystal display which has the gate line which connects to a gate drive circuit the gate electrode of TFT arranged by the same line of a matrix The odd number train buffer circuit containing the Rhine memory space by which the end was connected to the source electrode of the buffer TFT by which the drain electrode was connected to the drain drive circuit, and the source electrode was connected to the drain wire of an odd number train, and this buffer TFT, and the other end was connected to the odd number train common electrode, The Rhine memory space by which the end was connected to the source electrode of the buffer TFT by which the drain electrode was connected in common to the drain drive circuit where the odd number train buffer circuit of the front row was connected, and the source electrode was connected to the drain wire of an even number train, and this buffer TFT, and the other end was connected to the even number train common electrode The liquid crystal display which formed a means to drive the even number train buffer circuit to include, and the odd number train buffer TFT and the even number train TFT by turns in the outside of said viewing area is proposed.

[0023] While Buffer TFT gives the buffer selection time amount used as switch-on in the Rhine selection time amount from which TFT of the pixel in the same line of a matrix will be in switch-on in the case of this liquid crystal display, it is in pixel selection time amount, and the Rhine memory space is changed to a polarity [of the video signal in buffer selection time amount] (based on core of amplitude), and like-pole nature side after termination of said buffer selection time amount.

[0024] the above -- also in which liquid crystal display, 50% or more of capacity of the full capacity which accompanies a drain wire in said Rhine memory space can be occupied.

[0025]

[Function] Drawing 1 is the circuit diagram showing the equal circuit of the TFT-liquid-crystal display for explaining an operation of this invention. Drawing 2 is a timing diagram which shows the signal wave form for driving a TFT-liquid-crystal indicating equipment by the frame reversal method in the equal circuit of drawing 1 .

[0026] Between the driver IC 2 by the side of a drain, and the viewing area 7, the buffer circuit 3 which consists of a buffer TFT TB and a Rhine memory space CL is formed. In this equal circuit, in order that

a video signal VDD may be supplied from a driver IC and may carry out the alternating current drive of the liquid crystal, it vibrates with the amplitude VSIG focusing on the opposite electrical potential difference VCOM, and takes forward / negative polarity on the basis of VCOM by the even-/odd frame, respectively. The opposite electrical potential difference VCOM is not vibrated and is fixed. In the buffer selection time amount tGB in the first half of the Rhine selection time amount tG by which an electrical potential difference VG is impressed to the gate of TFT TP of a pixel, an electrical potential difference VGB is impressed to the gate of Buffer TFT. Rhine memory space CL and the stray capacity CDL of the drain wire which is not illustrated are charged through Buffer TFT TB at this period of tGB, and potential VD of a drain wire is made equal to VDD. Next, after VGB falls and Buffer TFT is intercepted, the expenses [frames / even] of the electrical potential difference VCOML of the common terminal COML of Rhine memory space CL are covered 2 VSIGs. Consequently, only 2 VSIGL $\{CL/(CL+CDL)\}$ go up by capacity coupling the drain electrical potential difference VD of Pixel TFT TP minded the Rhine memory CL. In the Rhine selection time amount, it charges through Pixel TFT TP to this voltage level that rose, and the liquid crystal capacity CLC serves as $VS=VD$ in. Since effective voltage $VS-VCOM$ impressed to liquid crystal serves as $VSIG+2VSIGL \{CL/(CL+CDL)\}$ and Pixel TFT is intercepted after the Rhine selection time amount, it is held at the electrical potential difference. In an odd frame, conversely, VCOML is lowered 2 VSIGs after tGB and only 2 VSIGL $\{CL/(CL+CDL)\}$ reduce VD by association through CL. After all, the same effective voltage as even frames is impressed to liquid crystal also by the odd frame. Therefore, liquid crystal driver voltage only with bigger 2 VSIGL $\{CL/(CL+CDL)\}$ than the amplitude VSIG of a driver electrical potential difference is obtained, without vibrating VCOM. In this invention, reduction of a driver electrical potential difference is attained with this drive method.

[0027] What is necessary is just to form a common electrode in the outside of a viewing area one fundamentally so that clearly from an equal circuit. A conventional defect like the poor short circuit of a common electrode and a gate line stops therefore, arising substantially. Moreover, a numerical aperture also improves. Furthermore, since the electrical potential difference of a counterelectrode is fixed, it is the source electrical potential difference VS of Pixel TFT. Since the amplitude does not increase, there is also no image quality degradation by the fall of the switching operation of TFT.

[0028]

[Example]

<<example 1>> Drawing 3 is the block diagram showing the configuration of one example of the active-matrix liquid crystal display by this invention. The number of display pixels of a viewing area 7 is an individual (vertical 480x width 1920), and is the liquid crystal display for VDT of a 8 color 2 gradation display by diagonal die length of 10 inches. The drain driver IC of a digital output is allotted to the upper and lower sides of a glass substrate 4, and let drain wiring be a vertical mutual drawer.

[0029] In an example 1, to the pixel of two or more liquid crystal cell LCs arranged in the shape of a matrix, TFT TP is prepared, respectively and each liquid crystal cell is driven by this switching operation of TFT. To the gate lines G1-G480 which are the electrodes pulled out in common from each gate of TFT located in a line in the same line, the gate drive circuit 1 impresses gate voltage one by one, and turns on the gate for every gate line. On the other hand, through buffer circuit 3U and 3D, driver IC 2U and 2D carry out sequential impression of the data electrical potential difference for every gate line by which ON was carried out [above-mentioned] to the drain lines D1-D1920 which are the electrodes pulled out in common from each drain of TFT located in a line in the same train, and give it to each liquid crystal cell.

[0030] Drawing 4 is the circuit diagram showing the equal circuit of the active-matrix liquid crystal display of drawing 3. Buffer TFT TB and Rhine memory space CL are given out of a viewing area, the source terminal of Buffer TFT TB is connected to a drain wire, and it has connected with the driver IC which does not illustrate a drain terminal, respectively. Rhine memory space CL is connected to the common electrode COMLU besides a viewing area. The addition capacity CAD is connected to the liquid

crystal capacity CLC of each pixel, and the other end is connected to the gate line Gn of the previous line. In addition, G0 is the gate line of the dummy prepared in addition capacity formation of the pixel of the 1st line.

[0031] Drawing 5 is a timing diagram which shows the drive wave which drives the equal circuit of drawing 4. The alternating current drive of the liquid crystal is carried out by the frame reversal method. For flicker prevention of a display screen, VDD of an up-and-down driver is made into opposition, and is reversed for every train. The drive wave in this case shows the case of a black display of a normally white display. VDDU is a video signal supplied from a top driver, and VDDL is a video signal supplied from a bottom driver. VGB is the gate voltage of Buffer TFT TB. VG1 is the gate voltage of Pixel TFT, and is the 1st line of the circuit of drawing 4, i.e., the gate voltage to G1. VDU and VDL are the output voltage from Buffer TFT, i.e., the drain electrical potential difference of Pixel TFT, and correspond to the drive wave of the oddth and even-numbered drain wire. VSU and VSD are the source electrical potential differences of the pixel TFT linked to said drain wire. These source electrical potential differences and a difference electrical potential difference with the electrical potential difference VCOM of a counterelectrode join the liquid crystal capacity CLC, and turn into an electrical potential difference for a display. In a white display, the main electrical potential difference VC of the maximum of the VDD electrical potential difference of a black display and the minimum value should just be applied.

[0032] If it explains taking the case of an upper driver electrical potential difference, an electrical potential difference VGB (25V) will be impressed to the gate of Buffer TFT in the first half tGB (17 microseconds) of the Rhine selection time amount tG (35 microseconds). It lets Buffer TFT TL pass at this period of tGB, and if Rhine memory space CL (90pF) and the stray capacity CDL (30pF) which a drain wire does not illustrate are charged, the potential VDU of a drain wire will become equal to VDDU (it is VSIG=4V amplitude focusing on VC=13V). Next, after the gate voltage of Buffer TFT falls and Buffer TFT is intercepted, the expenses [frames / even] of the common electrical potential difference VCOMLU of the Rhine memory space are covered 2 VSIGs (2x2V). Consequently, as for the drain electrical potential difference VDU of Pixel TFT, only $2VSIGCLM/(CLM+CDL) = 3$ V go up by capacity coupling of the Rhine memory. In an odd frame, conversely, the common electrical potential difference VCOMLU of the Rhine memory space is lowered 2 VSIGs (4V), and only 3 V are reduced. After all, bigger liquid crystal driver voltage (4V → 7V) than the amplitude of a driver electrical potential difference can be obtained. Namely, a driver electrical potential difference can be reduced from 7V to 4V.

[0033] Although here explained taking the case of the top driver, even frames and an odd frame only interchanged also about the bottom driver, and the reduction effectiveness of the same driver electrical potential difference is acquired.

[0034] When carrying out a reversal drive the whole train like this example, potential of a counterelectrode was not able to be vibrated conventionally. It is because only an electrical potential difference common to all pixels is given to an opposite substrate to the source electrical potential difference of Pixel TFT serving as positive/negative opposition for every train. It is also the advantage of the method of driving this invention that the driver electrical-potential-difference reduction effectiveness is acquired also in a reversal drive the whole train.

[0035] Moreover, in this example, in order to raise display image quality, the capacity CLC (0.1pF) (0.9pF) 9 times the addition capacity CAD of liquid crystal is formed between the source electrode S of the pixel TFT of the preceding paragraph, and the gate line of the preceding paragraph. Compared with the case where the potential of the counterelectrode of a display is vibrated with the amplitude same without reversal the whole train, the big electrical-potential-difference reduction effectiveness is acquired without impressing alternating voltage to the Rhine memory. Incidentally, it is set to 7V → 6.2V by the conventional drive approach.

[0036] Thus, according to the drive approach of this example, the electrical potential difference more than the amplitude of a driver electrical potential difference can be impressed to a pixel, and reduction of a driver electrical potential difference is attained.

[0037] Drawing 6 is drawing showing the planar structure of the important section of the liquid crystal display of this example. Pixel TFT TP is TFT which makes an active layer amorphous Si formed by the plasma-CVD method. The circumference circuit TFT TB is TFT which makes an active layer polycrystal Si which crystallized amorphous Si formed by the same approach by the laser annealing method. The common electrode COMLU, the gate electrode GB of Buffer TFT, and the gate electrode GP of Pixel TFT are all made from the aluminum/Cr two-layer film, and it carries out pattern formation to coincidence. Rhine memory space CL is formed on the common electrode COMLU by carrying out the laminating of the drain wiring DL of the aluminum/Cr two-layer film to the insulating layer of the same layer as gate dielectric film (SiN film) one by one.

[0038] According to this example, since it is not necessary to form a common electrode in a viewing area, brightness of a display image is not spoiled at the sacrifice of the numerical aperture of a display pixel by electrode formation.

[0039] Moreover, although the incidence rate of the malfunction by both short circuit was high since the common electrode which is usually in this layer, and the gate line were approaching and running parallel to the inside of all pixels conventionally In this example, there is only one common electrode, and moreover, since spacing of a common electrode, and the gate lines G0 and G1 and — is widely (about 100 micrometers or more) securable, a poor short circuit decreases sharply or less to 1/100.

[0040] These buffer circuits can be easily formed at the same process as Pixel TFT, and having made the driver IC electrical potential difference the reduction by half and the effectiveness of reducing liquid crystal display cost conjointly are acquired.

[0041] Furthermore, the chip size of IC is reduced by driver electrical-potential-difference reduction, and it contributes to the miniaturization of a display.

[0042] Drawing 7 is the perspective view showing the outline of one example of the laptop computer which used the liquid crystal display of this invention, or a book computer. It has the liquid crystal display 6 which serves as a display monitor at this by using the part of keyboard 5 grade as a body. Since a buffer circuit can be formed on the same substrate as Pixel TFT while the portable computer of the outstanding display quality will be obtained, if the liquid crystal display 6 which adopted the drive approach of this invention is used, weight and cost are sharply reducible.

[0043] <<example 2>> Drawing 8 is the circuit diagram showing the equal circuit of the example 2 which applied this invention in a liquid crystal display with perfect storage capacitance. In addition, fundamental arrangement of the whole display is the same as the example of drawing 3 . Drawing 9 is a timing diagram which shows the drive wave of the example of drawing 8 .

[0044] Drawing 8 shows the part driven by the driver IC of correspond a top to 3U of drawing 3 among the equal circuits of this example. In this example, it is the so-called Rhine reversal method, and the alternating current drive of the liquid crystal is carried out. VDD is a video signal supplied from a driver IC. In addition, in this example, the video-signal electrical potential difference of an inphase is supplied to 3D of drawing 3 also from the driver IC of correspond the bottom. However, reversal has not been carried out the whole train. VGB is the gate voltage of Buffer TFT. VG is the gate voltage of Pixel TFT and receives the 1st of the circuit of drawing 3 , G1 [i.e.,]. VD is the output voltage from Buffer TFT, i.e., the drain electrical potential difference of Pixel TFT, and corresponds to the drive wave of a drain wire. VS is the source electrical potential difference of Pixel TFT, a difference electrical potential difference with the electrical potential difference VCOM of a counterelectrode joins the liquid crystal capacity CLC, and this serves as an electrical potential difference for a display. VCOM(s) are the drain electrical potential difference VDD and opposition, and are the alternating voltage of the amplitude VSIG0 (1V) centering on VC=13V.

[0045] In drawing 9 , an electrical potential difference VGB (25V) is impressed to the gate of Buffer TFT in the first half tGB (17 microseconds) of the Rhine selection time amount tG (35 microseconds). If it lets Buffer TFT, TL pass and Rhine memory space CL (90pF) etc. is charged at this period of tGB, the potential VD of a drain wire will become equal to VDD (it is VSIG=3V amplitude focusing on VC=13V).

Next, after lowering the gate voltage of Buffer TFT and intercepting Buffer TFT, the expenses [frames / even] of the common electrical potential difference VCOMLU of the Rhine memory space are covered 2 VSIGLs ($2 \times 2V$). Consequently, as for the drain electrical potential difference VDU of Pixel TFT, only $2VSIGL[CLM/(CLM+CDL)] = 3V$ go up by capacity coupling of the Rhine memory. During this selection period t_G , since counterelectrode potential serves as a negative phase ($13-2=11V$), the driver voltage of $VSIG+VSIG_0+2VSIGL[CLM/(CLM+CDL)] = 7V$ will be impressed to liquid crystal capacity after all. Also by the odd frame, the same effectiveness is acquired and bigger liquid crystal driver voltage ($3V \rightarrow 7V$) than the amplitude of a driver electrical potential difference can be obtained after all. Namely, the amplitude of a driver electrical potential difference can be reduced from 7V to 3V.

[0046] In this example, since it is necessary to form a common electrode in all pixels, the short probability of a common electrode and a gate line is not reduced. However, the amplitude VSIGO of a common electrode can be lowered. In addition, in order to acquire effectiveness having no VCOML signal and equivalent, VSIGO is 2V need. For this reason, the amplitude of the source electrical potential difference of Pixel TFT can be reduced to $18 \rightarrow 16V$, and deterioration of the display quality by the fall of the switching characteristic of TFT can be improved.

[0047] <<example 3>> Drawing 10 is the circuit diagram showing the equal circuit of the example 3 of the liquid crystal display of this invention. Drawing 11 is a timing diagram which shows the voltage waveform for driving the equal circuit of drawing 10. In addition to the reduction effectiveness of a driver electrical potential difference, in this example, the effectiveness which utilizes Buffer TFT and reduces the number of drain drivers is acquired.

[0048] In this example, the video-signal electrical potential difference VDD supplied from the driver IC which is not illustrated is supplied to two drains by turns by switching buffers TFT TB1 and TB2. By this configuration, the number of terminals of the drain driver IC is reduced by half, namely, IC number is reduced by half, and driver cost can be reduced sharply.

[0049] The Rhine memory space CL1 and CL2 (90pF) is formed in each drain wire L1 and L2 like an example 1. In addition, although not illustrated, it is wiring capacity $CL=30pF$ and addition capacity is formed in each pixel.

[0050] VGB1 and VGB2 are the gate voltage of buffers TFT TB1 and TB2, respectively. VG is the gate voltage of the pixel TFT of the best train. VD1 and VD2 are the output voltage from buffers TFTTB1 and TB2, i.e., the drain electrical potential difference of Pixel TFT, respectively, and they support the voltage waveform of the oddth and even-numbered drain wire. VS1 and VS2 are the source electrical potential differences of the pixel TFT linked to said drain wire.

[0051] The circuit actuation between the Rhine selection time amount ($t_G=35\mu s$) in even frames is explained. Its attention is paid to the even-numbered drain wire. CL1 is charged until an electrical potential difference VGB1 (25V) will be impressed to the gate electrode of TFT TB1 at the period of t_{GB1} (12 μs), TB1 will be in switch-on and it is first set to $VD1=17V$. Then, while TB1 will be in a cut off state, the common electrode VCOML1 is raised ($0 \rightarrow 4V$), and VD1 is raised by capacity coupling of CL1 ($4 \times 90/(90+30) = 3V$). Thereby, the drain electrical potential difference VD1 of the pixel TFT TP1 in the second half of t_G becomes high, and the electrical potential difference of the straight polarity finally charged by the liquid crystal capacity CLC1 rises by 3V. Next, it sees about the drain wire of No. odd. It charges until VDD serves as negative polarity, an electrical potential difference VGB2 (25V) will be impressed to the gate electrode of TB2, TB2 will be in switch-on at the period of t_{GB2} and CL2 is set to $VD2=9V$ at the termination of t_{GB1} . On the other hand, while TB2 will be in a cut off state next, the common electrode VCOML2 is lowered ($4 \rightarrow 0V$), and VD2 is reduced by 3V by capacity coupling of CL2. Finally, the electrical potential difference of the straight polarity charged by the liquid crystal capacity CLC1 falls by 3V. In an odd frame, these actuation with even lines and odd lines interchanges. After all, the alternating voltage which drives liquid crystal capacity rises by 3V like the 1st example.

[0052] In addition, at this example, when two frames is compared with the 1st frame, VDD is not reversed for every frame and the electrical potential difference concerning a pixel is reversed for every

frame because the electrical potential difference of VGB1 and VGB2 which is the gate voltage of TB1 and TB2 of Buffer TFT changes for every frame. This is for raising a charging-time length comb and a charging rate by performing straight polarity charge with slow charge with high namely, flow resistance of Pixel TFT in the first half of the selection time amount tG. However, VGB1 and VGB2 are not replaced and the description of this invention is not spoiled as a drive which only carries out frame reversal of the VDD.

[0053] Moreover, carrying out alternating-voltage impression at the electrical potential difference VCOM of a counterelectrode, and aiming at operating voltage reduction of much more driver IC in the type of said example 2, using perfect storage capacitance, does not hurt the description of this invention, either. In this case, what is necessary is to replace a video signal like an example 2, so that it may become the Rhine reversal drive, and just to replace VCOML corresponding to it, since reversal becomes impossible the whole train.

[0054] Thus, according to the liquid crystal drive approach of this example, the electrical potential difference more than the amplitude of a driver electrical potential difference can be impressed to a pixel, and reduction of a driver electrical potential difference is attained.

[0055] Since a buffer circuit 3 can be easily formed at the same process as Pixel TFT, in addition to reduction of the unit price of the driver IC by operating voltage reduction, it can reduce the cost of a liquid crystal display sharply according to the effectiveness which made the number the reduction by half.

[0056] Furthermore, the periphery of a viewing area is reduced, -izing of the display can be carried out [small/lightweight], and it is suitable as a display of bug smasher machines, such as a laptop computer, like an example 1.

[0057] <<example 4>> Drawing 12 is the circuit diagram showing the equal circuit of the example 4 of the liquid crystal display by this invention. Drawing 1313 is a timing diagram which shows the voltage waveform for driving the equal circuit of drawing 12 . Also in this example, it is the description in addition to reduction of a driver electrical potential difference, to utilize Buffer TFT and to reduce the number of drain drivers.

[0058] On circuitry, it differs from an example 2 that all Rhine memory CL1 edges are connected to one common electrode COML. The point which carries out branching supply at two drains, and reduces by half the number of terminals of the drain driver IC is the same as an example 3 by switching buffers TFT TB1 and TB2 for the video-signal electrical potential difference VDD supplied from a driver IC.

[0059] Differing from an example 2 on timing is what the selection time amount (tGB1, tGB2) in Buffer TFT is long (12us→17us).

[0060] Semantics, such as VGB1, VGB2, VG, VD1, VD2, VS1, VS2, and VCOML, is the same as an example 3.

[0061] The circuit actuation between the Rhine selection time amount (tG=35uS) in even frames is explained. About the drain wire (straight polarity) of No. even, it is fundamentally the same as said example 2, and tGB only became long and the electrical potential difference of the straight polarity finally charged by the liquid crystal capacity CLC1 is rising by 3V. On the other hand, about the drain wire of No. odd, since the termination of tGB2 and the termination of the selection time amount tG of Pixel TFT are simultaneous, Pixel TFT charges liquid crystal CLC at the voltage level of VD2 before falling in coupling. That is, by the drive approach of this example, the reduction effectiveness of a driver electrical potential difference is acquired only about a straight polarity side. in this case, the core of the amplitude of VS -- the core of the amplitude of VDD -- 1.5V -- since it is high -- VCOM -- 1.5V -- it is made high and impression of the unnecessary direct current voltage to liquid crystal is canceled.

[0062] In addition, the advantage at the time of comparing this example with said example 2 is that the charging time of Pixel TFT and Buffer TFT can be lengthened, and the margin of operation to the fall of the charge capacity of TFT becomes large. Moreover, the clock frequency of a driver IC is also lowered, sufficient drive capacity is acquired, and stability of operation increases.

[0063]

[Effect of the Invention] According to this invention, sharp reduction of the operating voltage of the driver IC of a thin film transistor is attained, and also malfunctions, such as a short circuit during wiring, decrease sharply, and a liquid crystal display high-definition by the low price whose brightness of a display image improved is offered. Moreover, the portable computer carrying a liquid crystal display high-definition by the low price is obtained.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the circuit diagram showing the equal circuit of the TFT-liquid-crystal display for explaining an operation of this invention.

[Drawing 2] It is the timing diagram which shows the signal wave form for driving a TFT-liquid-crystal indicating equipment by the frame reversal method in the equal circuit of drawing 1 .

[Drawing 3] It is the block diagram showing the configuration of one example of the active-matrix liquid crystal display by this invention.

[Drawing 4] It is the circuit diagram showing the equal circuit of the active-matrix liquid crystal display of drawing 3 .

[Drawing 5] It is the timing diagram which shows a drive ***** wave for the equal circuit of drawing 4 .

[Drawing 6] It is drawing showing the planar structure of the important section of the liquid crystal display of this example.

[Drawing 7] It is the perspective view showing the outline of one example of the laptop computer using the liquid crystal display of this invention, or a book computer.

[Drawing 8] It is the circuit diagram showing the equal circuit of the example 2 which applied this invention in a liquid crystal display with perfect storage capacitance.

[Drawing 9] It is the timing diagram which shows the drive wave of the example of drawing 8 .

[Drawing 10] It is the circuit diagram showing the equal circuit of the example 3 of the liquid crystal display of this invention.

[Drawing 11] It is the timing diagram which shows the voltage waveform for driving the equal circuit of drawing 10 .

[Drawing 12] It is the circuit diagram showing the equal circuit of the example 4 of the liquid crystal display by this invention.

[Drawing 13] It is the timing diagram which shows the voltage waveform for driving the equal circuit of drawing 12 .

[Drawing 14] It is the circuit diagram showing the equal circuit of the conventional TFT matrix.

[Drawing 15] It is the timing diagram which shows the drive wave in the equal circuit of drawing 14 .

[Description of Notations]

1 Driver IC (for Gate Drive)
2 Driver IC (for Drain Drive)
3 Buffer Circuit
4 Substrate with which Pixel TFT was Formed
5 Keyboard
6 Liquid Crystal Display
7 Viewing Area
CLC Liquid crystal capacity
tG Gate selection time amount of Pixel TFT
TP TFT of a pixel
VCOM Electrical potential difference of a counterelectrode
VCOML Electrical potential difference of the common electrode of the Rhine memory
VD The drain (video signal) electrical potential difference of Pixel TFT
VDD Video-signal electrical potential difference outputted from a driver IC
VG Gate voltage of Pixel TFT
VGB Gate voltage of Buffer TFT
VS The source electrical potential difference of Pixel TFT
TB Buffer TFT

[Translation done.]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-113774

(43)公開日 平成5年(1993)5月7日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7926-5G		
G 0 2 F 1/133	5 5 0	7820-2K		
1/136	5 0 0	9018-2K		

審査請求 未請求 請求項の数12(全 13 頁)

(21)出願番号 特願平3-275238

(22)出願日 平成3年(1991)10月23日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 田中 武

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

(72)発明者 小野 記久雄

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

(72)発明者 小西 信武

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

(74)代理人 弁理士 鶴沼 辰之

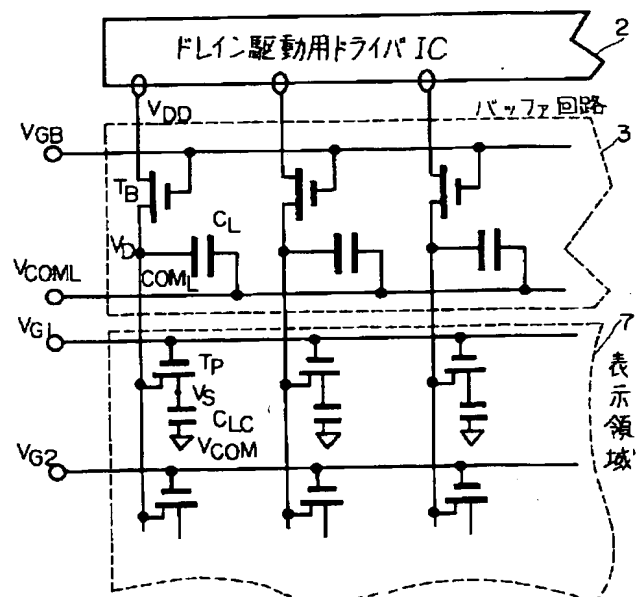
(54)【発明の名称】 液晶表示装置およびその駆動方法

(57)【要約】

【目的】 TFT液晶表示装置のドライバICの動作電圧を低減する。

【構成】 ドライバIC2と表示領域7のドレイン配線との間にバッファTFTTBを配置し、バッファTFTTBの遮断後にラインメモリ容量CLを介して配線に交流電圧を印加し、ドライバIC2の出力電圧より高い駆動電圧を得る。

【効果】 ドライバIC2の動作電圧を低減できる。共通電極COMLを表示領域外に形成するため、開口率が向上し、電極間の短絡不良が激減する。実質的なゲート電圧増加により、画質が向上する。



(2)

【特許請求の範囲】

1
【請求項1】 表示領域中にマトリクス状に配列した画素と、個々の当該画素を駆動する画素TFTと、前記マトリクスの同一列に配列された前記TFTのドレイン電極をドレイン駆動回路に接続するドレイン線と、前記マトリクスの同一行に配列された前記TFTのゲート電極をゲート駆動回路に接続するゲート線とを有する液晶表示装置において、

前記ドレイン駆動回路にドレイン電極が接続され前記ドレイン線にソース電極が接続されたバッファTFTと、
10 当該バッファTFTのソース電極に一端が接続され他端が共通電極に接続されたラインメモリ容量とを含むバッファ回路を前記表示領域の外側に設けたことを特徴とする液晶表示装置。

【請求項2】 請求項1に記載の液晶表示装置の駆動方法において、

前記ラインメモリ容量が接続された前記共通電極にラインメモリ交流電圧を印加することを特徴とする液晶表示装置の駆動方法。

【請求項3】 表示領域中にマトリクス状に配列した画素と、個々の当該画素に一端がされ他端が前行のゲート線に接続された付加容量と、個々の前記画素および付加容量を駆動する画素TFTと、前記マトリクスの同一列に配列された前記TFTのドレイン電極をドレイン駆動回路に接続するドレイン線と、前記マトリクスの同一行に配列された前記TFTのゲート電極をゲート駆動回路に接続するゲート線とを有する液晶表示装置において、
20 前記ドレイン駆動回路にドレイン電極が接続され前記ドレイン線にソース電極が接続されたバッファTFTと、当該バッファTFTのソース電極に一端が接続され他端が共通電極に接続されたラインメモリ容量とを含むバッファ回路を前記表示領域の外側に設けたことを特徴とする液晶表示装置。

【請求項4】 請求項3に記載の液晶表示装置の駆動方法において、

列方向に隣接する画素の画素TFTのソース電圧を互いに逆相の交流電圧とすることを特徴とする液晶表示装置の駆動方法。

【請求項5】 表示領域中にマトリクス状に配列した画素と、個々の当該画素に並列接続された完全蓄積容量と、個々の前記画素および完全蓄積容量を駆動する画素TFTと、前記マトリクスの同一列に配列された前記TFTのドレイン電極をドレイン駆動回路に接続するドレイン線と、前記マトリクスの同一行に配列された前記TFTのゲート電極をゲート駆動回路に接続するゲート線とを有する液晶表示装置において、

前記ドレイン駆動回路にドレイン電極が接続され前記ドレイン線にソース電極が接続されたバッファTFTと、
30 当該バッファTFTのソース電極に一端が接続され他端が共通電極に接続されたラインメモリ容量とを含むバッ

2

ファ回路を前記表示領域の外側に設けたことを特徴とする液晶表示装置。

【請求項6】 請求項5に記載の液晶表示装置の駆動方法において、

ライン選択時間内でかつ一つのドレイン駆動回路に接続された前記ふたつのバッファTFTに、それぞれバッファ選択時間を持たせるとともに、画素選択時間内でかつそれぞれのバッファ選択時間の終了後にそれぞれの前記ラインメモリ電圧をそれぞれのバッファ選択時間中の前記ドレイン信号の極性と（振幅の中心を基準として）同極性側に变化させることを特徴とする液晶表示装置の駆動方法。

【請求項7】 表示領域中にマトリクス状に配列した画素と、個々の当該画素を駆動する画素TFTと、前記マトリクスの同一列に配列された前記TFTのドレイン電極をドレイン駆動回路に接続するドレイン線と、前記マトリクスの同一行に配列された前記TFTのゲート電極をゲート駆動回路に接続するゲート線とを有する液晶表示装置において、

20 前記ドレイン駆動回路にドレイン電極が接続され奇数列の前記ドレイン線にソース電極が接続されたバッファTFTと当該バッファTFTのソース電極に一端が接続され他端が奇数列共通電極に接続されたラインメモリ容量とを含む奇数列バッファ回路と、

前列の前記奇数列バッファ回路が接続された前記ドレイン駆動回路にドレイン電極が共通に接続され偶数列の前記ドレイン線にソース電極が接続されたバッファTFTと当該バッファTFTのソース電極に一端が接続され他端が偶数列共通電極に接続されたラインメモリ容量とを含む偶数列バッファ回路と、

30 前記奇数列バッファTFTと偶数列TFTとを交互に駆動する手段とを前記表示領域の外側に設けたことを特徴とする液晶表示装置。

【請求項8】 請求項7に記載の液晶表示装置の駆動方法において、

前記マトリクスの同一行中の前記画素のTFTが導通状態となるライン選択時間内に、前記バッファTFTが導通状態となるバッファ選択時間を持たせるとともに、前記画素選択時間内でかつ前記バッファ選択時間の終了後にラインメモリ容量を、バッファ選択時間中の映像信号の極性（振幅の中心を基準として）と同極性側に变化させることを特徴とする液晶表示装置の駆動方法。

【請求項9】 表示領域中にマトリクス状に配列した画素と、個々の当該画素を駆動する画素TFTと、前記マトリクスの同一列に配列された前記TFTのドレイン電極をドレイン駆動回路に接続するドレイン線と、前記マトリクスの同一行に配列された前記TFTのゲート電極をゲート駆動回路に接続するゲート線とを有する液晶表示装置において、

50 前記ドレイン駆動回路にドレイン電極が接続され奇数列

(3)

3

の前記ドレイン線にソース電極が接続されたバッファTFTと当該バッファTFTのソース電極に一端が接続され他端が奇数列共通電極に接続されたラインメモリ容量とを含む奇数列バッファ回路と、

前列の前記奇数列バッファ回路が接続された前記ドレイン駆動回路にドレイン電極が共通に接続され偶数列の前記ドレイン線にソース電極が接続されたバッファTFTと当該バッファTFTのソース電極に一端が接続され他端が偶数列共通電極に接続されたラインメモリ容量とを含む偶数列バッファ回路と、

前記奇数列バッファTFTと偶数列TFTとを交互に駆動する手段とを前記表示領域の外側に設けたことを特徴とする液晶表示装置。

【請求項10】 請求項9に記載の液晶表示装置の駆動方法において、

前記マトリクスの同一行中の前記画素のTFTが導通状態となるライン選択時間内に、前記バッファTFTが導通状態となるバッファ選択時間を持たせるとともに、前記画素選択時間内でかつ前記バッファ選択時間の終了後にラインメモリ容量を、バッファ選択時間中の映像信号の極性（振幅の中心を基準として）と同極性側に变化させることを特徴とする液晶表示装置の駆動方法。

【請求項11】 請求項1, 3, 5, 7, 9のいずれか一項に記載の液晶表示装置において、

前記ラインメモリ容量が、ドレイン線に付随する全容量の50%以上の容量を占めることを特徴とする液晶表示装置。

【請求項12】 請求項1, 3, 5, 7, 9, 11のいずれか一項に記載の液晶表示装置を備えたポータブルコンピュータ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、液晶表示装置およびその駆動方法に係り、特に、TFTすなわち薄膜トランジスタを用いて液晶を駆動するアクティブマトリクス方式の液晶表示装置のドライバICの動作電圧を低減するに好適な液晶表示装置の構造および液晶表示装置の駆動方法に関するものである。

【0002】

【従来の技術】TFT液晶表示装置は、小型低消費電力であり、マイクロコンピュータの表示装置等に用いられている。このようなアクティブマトリクス液晶表示装置は、表示品質は優れているものの、CRTに比べて、部材原価が高く、特に、液晶を駆動する画素TFTに信号を供給する駆動回路のドライバICの原価が高いという問題がある。

【0003】ドライバICの価格低減策としては、安価な低電圧ドライバICを使用する方法が有効である。その一例として、『フラットパネルディスプレイ'91』（日経BP社1990年11月発行 P88～96）に記載された従来

4

技術の概略を説明する。図14は、従来技術を説明するためのTFTマトリクスの等価回路を示す回路図であり、図15は、図14の等価回路における駆動波形を示すタイムチャートである。

【0004】映像信号VDは、ドライバIC2からTFTTPのドレイン電極Dに供給されている。ドライバIC1から供給されるライン選択信号VGを印加すると、TFTが導通状態となり、液晶容量CLCをソース電圧VSがVDに等しくなるまで充電する。一方、液晶をはさんでTFTと対向する対向電極COMには、TFTの出力電圧と逆相の交流信号である対向電圧VCOMを印加する。液晶には、TFTのソース電圧VSと対向電圧VCOMの電位差が印加される。したがって、液晶は、映像電圧VDの振幅2VSIGと対向電圧VCOMの振幅2VSIG0との和電圧の振幅2VSIG+2VSIG0で交流駆動される。すなわち、ドライバからTFTに供給する電圧振幅よりも高い電圧を液晶に印加できる。このことは安価な低電圧ドライバICを使用できることを意味する。

【0005】通常のTFT液晶表示装置では、図14に示したように、各画素ごとに、液晶容量CLCと並列に蓄積容量CSTを形成してある。蓄積容量の付加は、等価的に液晶の容量を増加させ、液晶の放電定数を長くし、表示画像の均一性を向上させる効果がある。この蓄積容量の接続方式は、2種類ある。1つの方式は、図14に示すように、1端をTFTのソース電極Sに接続し、他端を共通電極COMに接続する方法である。もう1つの方式は、前の行のゲート線Lとの間に容量を形成する方法である。本明細書においては、前者を完全蓄積容量CSTと呼び、後者を付加容量CADと呼ぶことにする。蓄積容量として完全蓄積容量CSTを採用した場合は、共通電極に対向電極と等電圧を印加できる。このため、蓄積容量CADを形成しても、既に述べたようなドライバ電圧低減効果が得られる。一方、付加容量方式の場合、付加容量CADには対向電極と同じ電圧を加えることができず、ほぼ直流のゲート電圧が印加される。このため、液晶に印加される電圧の増加幅は小さくなる。増加幅は、対向電極に加えられた交流電圧を液晶容量と付加容量で容量分割した形で表されるが、通常、対向電圧の約1/4以下になる。

【0006】なお、この種の従来技術として関連するものには、特開平2-196218号もある。この例では、画像信号の極性によりTFTに印加されるゲート電位とドレイン電位との電位差が異なり、液晶表示装置の各画素に書き込まれる信号が画像信号の極性が反転するたびに变化し、画面がちらつくのを防止するために、走査信号の電位を画像信号の反転に同期して変化させ、走査信号と画像信号との電位差および走査信号とコモン電位との電位差を等しくすることを提案している。

【0007】しかし、ドライバICの動作電圧を低減する方法については、有効な手段を示していない。

50

(4)

5

【0008】

【発明が解決しようとする課題】従来のドライバ電圧の低減方法としては、対向電極に交流電圧を印加し、液晶に印加される電圧を増加させていた。十分な電圧増加効果を得るには、完全蓄積容量CSTの電極となる共通電極をすべての画素に形成する必要があった。

【0009】完全蓄積容量CSTを形成する電極が、各画素内をゲート線と平行に走るため、これらの電極とゲート線とのショートによる動作不良の発生率が高かった。

【0010】また、これらの電極は一般に不透明であるため、容量形成により光の透過量が低下し、表示画面が暗くなるという問題もあった。

【0011】さらに、ゲート電圧が印加されずTF Tが遮断状態となった後、ソース電圧は対向電圧の振動に連動して振動するため、結局ソース電圧の振幅は最大 $2V_{SIG} + 4V_{SIG0}$ となる。これと同等の液晶駆動電圧を、共通電圧の振幅なしに得る場合すなわち初めからドレイン電圧の振幅を $2V_{SIG} + 2V_{SIG0}$ とした場合と比較すると、ソース電圧の振幅が $2V_{SIG0}$ だけ増加している。ソースおよびドレインの電圧を基準としてゲート電圧を考えた場合、ゲート電圧の振幅を減少させたのと等価であり、TF Tのスイッチング動作を低下させる原因となる。すなわちTF Tのソース／ドレイン間の導通抵抗を増加させ遮断抵抗を減少させる。この現象は、液晶駆動電圧の実効値を低下させ、表示画像のコントラスト比を低下させたり、クロストークなどの画質劣化をもたらす。

【0012】本発明の目的は、ドライバICの動作電圧を低減でき、液晶表示部の開口率を向上させ、電極間の短絡を激減させ、実質的なゲート電圧の上昇により画質を向上させる手段を備えた液晶表示装置およびその駆動方法を提供することである。

【0013】

【課題を解決するための手段】上記目的は、ドライバICとドレイン線との間にバッファとなるTF Tを挿入し、このバッファTF Tの出力端子となるソース電極に容量を接続し、この容量を介して、配線に交流電圧を印加することにより達成される。

【0014】すなわち、本発明は、上記目的を達成するために、表示領域中にマトリクス状に配列した画素と、個々の画素を駆動する画素TF Tと、マトリクスの同一列に配列されたTF Tのドレイン電極をドレイン駆動回路に接続するドレイン線と、マトリクスの同一行に配列されたTF Tのゲート電極をゲート駆動回路に接続するゲート線とを有する液晶表示装置において、ドレイン駆動回路にドレイン電極が接続されドレイン線にソース電極が接続されたバッファTF Tと、このバッファTF Tのソース電極に一端が接続され他端が共通電極に接続されたラインメモリ容量とを含むバッファ回路を前記表示領域の外側に設けた液晶表示装置を提案するものであ

6

る。

【0015】この液晶表示装置の場合、前記ラインメモリ容量が接続された前記共通電極には、ラインメモリ交流電圧を印加する。

【0016】本発明は、また、上記目的を達成するために、表示領域中にマトリクス状に配列した画素と、個々の画素に一端がされ他端が前行のゲート線に接続された付加容量と、個々の画素および付加容量を駆動する画素TF Tと、マトリクスの同一列に配列されたTF Tのドレイン電極をドレイン駆動回路に接続するドレイン線と、マトリクスの同一行に配列されたTF Tのゲート電極をゲート駆動回路に接続するゲート線とを有する液晶表示装置において、ドレイン駆動回路にドレイン電極が接続されドレイン線にソース電極が接続されたバッファTF Tと、このバッファTF Tのソース電極に一端が接続され他端が共通電極に接続されたラインメモリ容量とを含むバッファ回路を前記表示領域の外側に設けた液晶表示装置を提案するものである。

【0017】この液晶表示装置においては、列方向に隣接する画素の画素TF Tのソース電圧を互いに逆相の交流電圧とする。

【0018】本発明は、さらに、上記目的を達成するために、表示領域中にマトリクス状に配列した画素と、個々の画素に並列接続された完全蓄積容量と、個々の画素および完全蓄積容量を駆動する画素TF Tと、マトリクスの同一列に配列されたTF Tのドレイン電極をドレイン駆動回路に接続するドレイン線と、マトリクスの同一行に配列されたTF Tのゲート電極をゲート駆動回路に接続するゲート線とを有する液晶表示装置において、ドレイン駆動回路にドレイン電極が接続されドレイン線にソース電極が接続されたバッファTF Tと、バッファTF Tのソース電極に一端が接続され他端が共通電極に接続されたラインメモリ容量とを含むバッファ回路を前記表示領域の外側に設けた液晶表示装置を提案するものである。

【0019】この液晶表示装置の場合、ライン選択時間内でかつ一つのドレイン駆動回路に接続された前記ふたつのバッファTF Tが、それぞれバッファ選択時間を持たせるとともに、画素選択時間内でかつそれぞれのバッファ選択時間の終了後にそれぞれのラインメモリ電圧をそれぞれのバッファ選択時間中のドレイン信号の極性と（振幅の中心を基準として）同極性側に変化させる。

【0020】本発明は、上記目的を達成するために、表示領域中にマトリクス状に配列した画素と、個々の画素を駆動する画素TF Tと、マトリクスの同一列に配列されたTF Tのドレイン電極をドレイン駆動回路に接続するドレイン線と、マトリクスの同一行に配列されたTF Tのゲート電極をゲート駆動回路に接続するゲート線とを有する液晶表示装置において、ドレイン駆動回路にドレイン電極が接続され奇数列のドレイン線にソース電極

50

(5)

7

が接続されたバッファTFTとこのバッファTFTのソース電極に一端が接続され他端が奇数列共通電極に接続されたラインメモリ容量とを含む奇数列バッファ回路と、前列の前記奇数列バッファ回路が接続されたドレイン駆動回路にドレイン電極が共通に接続され偶数列の前記ドレイン線にソース電極が接続されたバッファTFTとこのバッファTFTのソース電極に一端が接続され他端が偶数列共通電極に接続されたラインメモリ容量とを含む偶数列バッファ回路と、奇数列バッファTFTと偶数列TFTとを交互に駆動する手段とを前記表示領域の外側に設けた液晶表示装置を提案するものである。

【0021】この液晶表示装置においては、前記マトリクスの同一行中の画素のTFTが導通状態となるライン選択時間内に、バッファTFTが導通状態となるバッファ選択時間を持たせるとともに、画素選択時間内にかつ前記バッファ選択時間の終了後にラインメモリ容量を、バッファ選択時間中の映像信号の極性（振幅の中心を基準として）と同極性側に变化させる。

【0022】本発明は、上記目的を達成するために、表示領域中にマトリクス状に配列した画素と、個々の画素を駆動する画素TFTと、マトリクスの同一列に配列されたTFTのドレイン電極をドレイン駆動回路に接続するドレイン線と、マトリクスの同一行に配列されたTFTのゲート電極をゲート駆動回路に接続するゲート線とを有する液晶表示装置において、ドレイン駆動回路にドレイン電極が接続され奇数列のドレイン線にソース電極が接続されたバッファTFTとこのバッファTFTのソース電極に一端が接続され他端が奇数列共通電極に接続されたラインメモリ容量とを含む奇数列バッファ回路と、前列の奇数列バッファ回路が接続されたドレイン駆動回路にドレイン電極が共通に接続され偶数列のドレイン線にソース電極が接続されたバッファTFTとこのバッファTFTのソース電極に一端が接続され他端が偶数列共通電極に接続されたラインメモリ容量とを含む偶数列バッファ回路と、奇数列バッファTFTと偶数列TFTとを交互に駆動する手段とを前記表示領域の外側に設けた液晶表示装置を提案するものである。

【0023】この液晶表示装置の場合、マトリクスの同一行中の画素のTFTが導通状態となるライン選択時間内に、バッファTFTが導通状態となるバッファ選択時間を持たせるとともに、画素選択時間内にかつ前記バッファ選択時間の終了後にラインメモリ容量を、バッファ選択時間中の映像信号の極性（振幅の中心を基準として）と同極性側に变化させる。

【0024】上記いずれの液晶表示装置においても、前記ラインメモリ容量を、ドレイン線に付随する全容量の50%以上の容量を占めるようにできる。

【0025】

【作用】図1は、本発明の作用を説明するためのTFT液晶表示装置の等価回路を示す回路図である。図2は、

8

図1の等価回路においてTFT液晶表示装置をフレーム反転方式で駆動するための信号波形を示すタイムチャートである。

【0026】ドレイン側のドライバIC2と表示領域7との間に、バッファTFT TBおよびラインメモリ容量CLからなるバッファ回路3を形成してある。この等価回路において、映像信号VDDは、ドライバICから供給され、液晶を交流駆動するため、対向電圧VCOMを中心に振幅VSIGで振動し、偶数/奇数フレームでそれぞれVCOMを基準として正/負の極性をとる。対向電圧VCOMは振動させず一定にしてある。画素のTFT TPのゲートに電圧VGが印加されるライン選択時間tGの前半のバッファ選択時間tGBにおいて、電圧VGBがバッファTFTのゲートに印加される。このtGBの期間に、バッファTFT TBを通してラインメモリ容量CLと図示していないドレイン線の浮遊容量CDLとを充電し、ドレイン線の電位VDをVDDと等しくする。次に、VGBが下がりバッファTFTが遮断された後、偶数フレームでは、ラインメモリ容量CLの共通端子COMLの電圧VCOMLを2V SIGL上げる。その結果、画素TFT TPのドレイン電圧VDはラインメモリCLを介した容量結合により、 $2V SIGL \{CL / (CL + CDL)\}$ だけ上昇する。ライン選択時間中に、液晶容量CLCは、この上昇した電圧レベルまで、画素TFT TPを通して充電され、 $VS = VD$ となる。液晶に印加される実効電圧 $VS - VCOM$ は、 $VSIG + 2V SIGL \{CL / (CL + CDL)\}$ となり、ライン選択時間以降は、画素TFTが遮断されるので、その電圧に保持される。奇数フレームでは、逆にtGB以降に、VCOMLを2V SIGL下げ、CLを介した結合により、VDを $2V SIGL \{CL / (CL + CDL)\}$ だけ低下させる。結局、奇数フレームでも、偶数フレームと同じ実効電圧が液晶に印加される。したがって、VCOMを振動させることなく、ドライバ電圧の振幅VSIGよりも $2V SIGL \{CL / (CL + CDL)\}$ だけ大きな液晶駆動電圧が得られる。本発明においては、この駆動方式により、ドライバ電圧を低減可能となる。

【0027】等価回路から明らかなように、共通電極は、基本的には、表示領域の外側に1本形成するだけで良い。したがって、共通電極とゲート線との短絡不良のような従来の不良が実質的に生じなくなる。また、開口率も向上する。さらに、対向電極の電圧が一定なので、画素TFTのソース電圧VSの振幅が増加しないので、TFTのスイッチング動作の低下による画質劣化もない。

【0028】

【実施例】

《実施例1》図3は、本発明によるアクティブマトリクス液晶表示装置の一実施例の構成を示すブロック図である。表示領域7の表示画素数は、(縦480×横1920)個であり、対角長さ10インチで8色2階調表示の

9

VDT用液晶表示装置である。ガラス基板4の上下にデジタル出力のドレインドライバICを配し、ドレイン配線を上下交互引き出しとする。

【0029】実施例1においては、マトリクス状に配置された複数の液晶セルLCの画素に対して、それぞれTFT TPを設け、このTFTのスイッチング動作により、各液晶セルを駆動する。ゲート駆動回路1は、同一行中に並んだTFTの各ゲートから共通に引き出した電極であるゲートラインG1～G480に対して、順次ゲート電圧を印加し、各ゲートライン毎にゲートをオンしていき、一方、ドライバIC2U、2Dは、バッファ回路3U、3Dを介して、同一列中に並んだTFTの各ドレインから共通に引き出した電極であるドレインラインD1～D1920に対して、上記オンされたゲートライン毎のデータ電圧を順次印加し、各液晶セルに与えていく。

【0030】図4は、図3のアクティブマトリクス液晶表示装置の等価回路を示す回路図である。表示領域外にバッファTFT TBとラインメモリ容量CLとを持たせ、バッファTFT TBのソース端子をドレイン線に接続し、ドレイン端子を図示しないドライバICにそれぞれ接続してある。ラインメモリ容量CLは、表示領域外の共通電極COMLUに接続されている。各画素の液晶容量CLCに付加容量CADが接続され、他端が前行のゲート線Gnに接続されている。なお、G0は、第1行の画素の付加容量形成用に設けたダミーのゲート線である。

【0031】図5は、図4の等価回路を駆動する駆動波形を示すタイムチャートである。液晶はフレーム反転方式で交流駆動される。表示画面のフリッカ防止のため、上下のドライバのVDDを逆相とし、列毎に反転させている。この場合の駆動波形は、ノーマリホワイト表示の黒表示の場合を示している。VDDUは、上側ドライバから供給される映像信号であり、VDDLは、下側ドライバから供給される映像信号である。VGBは、バッファTFT TBのゲート電圧である。VGIは、画素TFTのゲート電圧であり、図4の回路の1行目すなわちG1に対するゲート電圧である。VDUおよびVDLは、バッファTFTからの出力電圧すなわち画素TFTのドレイン電圧で、奇数番目と偶数番目のドレイン線の駆動波形に対応する。VSUおよびVSDは、前記ドレイン線に接続する画素TFTのソース電圧である。これらのソース電圧と対向電極の電圧VCOMとの差電圧が、液晶容量CLCに加わって、表示用電圧となる。白表示の場合は、黒表示のVDD電圧の最大値と最小値との中心電圧VCを加えればよい。

【0032】上側のドライバ電圧を例にとって説明すると、ライン選択時間 t_G (35 μ s)の前半 t_{GB} (17 μ s)に、バッファTFTのゲートに電圧VGB(25V)が印加される。この t_{GB} の期間に、バッファTFT TLを通して、ラインメモリ容量CL(90pF)とドレイン線

(6)

10

の図示しない浮遊容量CDL(30pF)とを充電すると、ドレイン線の電位VDUが、(VC=13Vを中心にVSIG=4V振幅の)VDDUと等しくなる。次に、バッファTFTのゲート電圧が下がり、バッファTFTが遮断された後、偶数フレームでは、ラインメモリ容量の共通電圧VCOMLUを2VSIGL(2 \times 2V)上げる。その結果、画素TFTのドレイン電圧VDUは、ラインメモリの容量結合により、 $2VSIGLCLM/(CLM+CDL)=3V$ だけ上昇する。奇数フレームでは、逆に、ラインメモリ容量の共通電圧VCOMLUを2VSIGL(4V)下げ、3Vだけ低下させる。結局、ドライバ電圧の振幅よりも大きな液晶駆動電圧(4V \rightarrow 7V)を得ることができる。すなわちドライバ電圧を7Vから4Vに低減できる。

【0033】ここでは上側ドライバを例にとって説明したが、下側ドライバに関しても偶数フレームと奇数フレームが入れ替わっただけであり、同様なドライバ電圧の低減効果が得られる。

【0034】本実施例のように列毎反転駆動する場合、従来、対向電極の電位を振動させることはできなかった。列ごとに画素TFTのソース電圧が正負逆相となるのに対し、対向基板には全画素共通の電圧しか与えられないためである。列毎反転駆動においても、ドライバ電圧低減効果が得られることも、本発明の駆動法の利点である。

【0035】また、本実施例では表示画質を向上させるため、液晶容量CLC(0.1pF)の9倍の付加容量CAD(0.9pF)を、前段の画素TFTのソース電極Sと前段のゲート線との間に形成している。ラインメモリに交流電圧を印加しないで、表示部の対向電極の電位を列毎反転なしに同じ振幅で振動させた場合に比べ、大きな電圧低減効果が得られる。ちなみに、従来の駆動方法では、7V \rightarrow 6.2Vとなる。

【0036】このように、本実施例の駆動方法によれば、ドライバ電圧の振幅以上の電圧を画素に印加でき、ドライバ電圧の低減が可能となる。

【0037】図6は、本実施例の液晶表示装置の要部の平面構造を示す図である。画素TFT TPは、プラズマCVD法で形成された非晶質Siを能動層とするTFTである。周辺回路TFT TBは、同じ方法で形成された非晶質Siをレーザーアニール法により結晶化した多結晶Siを能動層とするTFTである。共通電極COMLU、バッファTFTのゲート電極GB、画素TFTのゲート電極GPは、いずれもAl/Cr2層膜を材料とし、同時にパターン形成したものである。ラインメモリ容量CLは、共通電極COMLU上に、ゲート絶縁膜(SiN膜)と同一層の絶縁層とAl/Cr2層膜のドレイン配線DLとを順次積層することにより形成されている。

【0038】本実施例によれば、共通電極を表示領域に形成しなくても良いので、電極形成によって表示部画素の開口率を犠牲にすることがなく、表示画像の明るさを

(7)

11

損なわない。

【0039】また、通常は同層にある共通電極とゲートラインとが、従来は、すべての画素内を接近して並走していたので、両者の短絡による動作不良の発生率が高かったが、本実施例においては、共通電極が1本しかなく、しかも、共通電極とゲートラインG0、G1、…との間隔を広く(約100 μ m以上)確保できるから、短絡不良は、例えば1/100以下に激減する。

【0040】これらのバッファ回路は、画素TFTと同じ工程で容易に形成でき、ドライバIC電圧を半減にしたことと相俟って、液晶表示装置コストを低減する効果が得られる。

【0041】さらに、ドライバ電圧低減により、ICのチップサイズが縮小され、表示装置の小型化に寄与する。

【0042】図7は、本発明の液晶表示装置を用いたラップトップコンピュータまたはブックコンピュータの一実施例の概略を示す斜視図である。キーボード5等の部分を本体として、これに表示モニタとなる液晶表示装置6が備えられている。本発明の駆動方法を採用した液晶表示装置6を用いると、優れた表示品質のポータブルコンピュータが得られるとともに、バッファ回路を画素TFTと同一基板上に形成できることから、重量とコストとを大幅に削減可能である。

【0043】《実施例2》図8は、完全蓄積容量を持つ液晶表示装置に本発明を適用した実施例2の等価回路を示す回路図である。なお、表示装置全体の基本的配置は、図3の実施例と同じである。図9は、図8の実施例の駆動波形を示すタイムチャートである。

【0044】図8は、本実施例の等価回路のうち、図3の3Uに相当する上側のドライバICで駆動される部分を示している。本実施例においては、いわゆるライン反転方式で、液晶を交流駆動する。VDDは、ドライバICから供給される映像信号である。なお、本実施例では、図3の3Dに相当する下側のドライバICからも、同相の映像信号電圧が供給されている。しかし、列毎反転はしていない。VGBは、バッファTFTのゲート電圧である。VGは、画素TFTのゲート電圧であり、図3の回路の1番目すなわちG1に対するものである。VDは、バッファTFTからの出力電圧すなわち画素TFTのドレイン電圧であり、ドレイン線の駆動波形に対応する。VSは、画素TFTのソース電圧であり、対向電極の電圧VCOMとの差電圧が液晶容量CLCに加わり、これが表示用の電圧となる。VCOMは、ドレイン電圧VDDと逆相で、VC=1.3Vを中心とする振幅VSIG0(1V)の交流電圧である。

【0045】図9において、ライン選択時間tG(35 μ s)の前半tGB(17 μ s)に、バッファTFTのゲートに電圧VGB(2.5V)を印加する。このtGBの期間に、バッファTFT TLを通して、ラインメモリ容量C

12

L(90pF)等を充電すると、ドレイン線の電位VDが、VDD(VC=1.3Vを中心にVSIG=3V振幅)と等しくなる。次に、バッファTFTのゲート電圧を下げ、バッファTFTが遮断された後、偶数フレームでは、ラインメモリ容量の共通電圧VCOMLUを2VSIGL(2 \times 2V)上げる。その結果、画素TFTのドレイン電圧VDUは、ラインメモリの容量結合により、2VSIGL|CLM/(CLM+CDL)|=3Vだけ上昇する。この選択期間tGの間、対向電極電位は、負相(1.3-2=1.1V)となっているため、結局、液晶容量には、VSIG+VSIG0+2VSIGL|CLM/(CLM+CDL)|=7Vの駆動電圧が印加されることになる。奇数フレームでも同様な効果が得られ、結局、ドライバ電圧の振幅よりも大きな液晶駆動電圧(3V \rightarrow 7V)を得ることができる。すなわち、ドライバ電圧の振幅を7Vから3Vに低減できる。

【0046】本実施例では、すべての画素内に共通電極を形成する必要があるため、共通電極とゲート線とのショート確率は低減されない。しかし、共通電極の振幅VSIG0を下げられる。なお、VCOML信号なしで同等の効果をj得るには、VSIG0が2V必要である。このため、画素TFTのソース電圧の振幅を例えば1.8 \rightarrow 1.6Vに低減でき、TFTのスイッチング特性の低下による表示品質の低下を改善できる。

【0047】《実施例3》図10は、本発明の液晶表示装置の実施例3の等価回路を示す回路図である。図11は、図10の等価回路を駆動するための電圧波形を示すタイムチャートである。本実施例では、ドライバ電圧の低減効果に加え、バッファTFTを活用してドレインドライバ数を削減する効果が得られる。

【0048】本実施例においては、バッファTFT TB1、TB2をスイッチングすることにより、図示しないドライバICから供給される映像信号電圧VDDを、2本のドレインに交互に供給する。この構成により、ドレインドライバICの端子数を半減させすなわちIC個数を半減させ、ドライバコストを大幅に削減できる。

【0049】実施例1と同様に、ラインメモリ容量CL1、CL2(90pF)がそれぞれのドレイン線L1、L2に形成される。なお、図示していないが、配線容量CL=30pFであり、各画素には、付加容量が形成されている。

【0050】VGB1、VGB2は、それぞれバッファTFT TB1、TB2のゲート電圧である。VGは、最上列の画素TFTのゲート電圧である。VD1、VD2は、それぞれバッファTFT TB1、TB2からの出力電圧すなわち画素TFTのドレイン電圧であり、奇数番目、偶数番目のドレイン線の電圧波形に対応している。VS1、VS2は、前記ドレイン線に接続する画素TFTのソース電圧である。

【0051】偶数フレームにおけるライン選択時間(tG=35 μ s)の間の回路動作を説明する。偶数番目の

50

(8)

13

ドレイン線に着目する。まず t_{GB1} ($12\mu S$) の期間に、電圧 V_{GB1} ($2.5V$) が、TFT TB1 のゲート電極に印加され、TB1 が導通状態となり $V_{D1} = 1.7V$ となるまで、CL1 が充電される。続いて、TB1 が遮断状態になると同時に、共通電極 V_{COML1} を上げ ($0 \rightarrow 4V$)、CL1 の容量結合により、 V_{D1} を上昇 ($4 \times 90 / (90 + 30) = 3V$) させる。これにより、 t_G の後半での画素 TFT TP1 のドレイン電圧 V_{D1} が高くなり、最終的に液晶容量 CLC1 に充電される正極性の電圧が $3V$ 上昇する。次に、奇数番のドレイン線について

みる。 t_{GB1} の終端で、 V_{DD} が負極性となり、TB2 のゲート電極に電圧 V_{GB2} ($2.5V$) が印加され、TB2 が t_{GB2} の期間に導通状態となり CL2 が $V_{D2} = 9V$ となるまで充電される。一方、TB2 が次に遮断状態になると同時に、共通電極 V_{COML2} を下げ ($4 \rightarrow 0V$)、CL2 の容量結合により V_{D2} を $3V$ 低下させる。最終的に、液晶容量 CLC1 に充電される正極性の電圧が $3V$ 低下する。奇数フレームでは、これらの偶数ラインと奇数ラインとの動作が入れ替わる。結局、液晶容量を駆動する交流電圧は、第1の実施例と同様に $3V$ 上昇する。

【0052】なお、本実施例では、1フレーム目と2フレームを比べたとき、 V_{DD} をフレーム毎に反転させず、バッファ TFT の TB1 と TB2 のゲート電圧である V_{GB1} と V_{GB2} の電圧がフレーム毎に入れ替えることで、画素にかかる電圧をフレームごとに反転させている。これは、画素 TFT の導通抵抗が高いすなわち充電が遅い正極性充電を選択時間 t_G の前半で実行することにより、充電時間長くし、充電率を向上させるためである。しかし、 V_{GB1} と V_{GB2} とを入れ替えず、単に V_{DD} をフレーム反転させる駆動としても、本発明の特徴は損なわれない。

【0053】また、前記実施例2の類型で、完全蓄積容量を用い、対向電極の電圧 V_{COM} に交流電圧印加し、より一層のドライバICの動作電圧低減を図ることも、本発明の特徴を損なわせない。この場合、列毎反転が不可能となるため、実施例2と同様に、ライン反転駆動となるように映像信号を入れ替え、それに対応して V_{COML} を入れ替えればよい。

【0054】このように、本実施例の液晶駆動方法によれば、ドライバ電圧の振幅以上の電圧を画素に印加でき、ドライバ電圧の低減が可能となる。

【0055】バッファ回路3は、画素 TFT と同じ工程で容易に形成できるから、動作電圧低減によるドライバICの単価の低減に加え、個数を半減にした効果により、液晶表示装置のコストを大幅に低減可能である。

【0056】さらに、表示領域の周辺部を縮小し、表示装置を小型／軽量化でき、実施例1と同様に、ラップトップコンピュータ等の小型軽量機器の表示装置として好適である。

【0057】《実施例4》図12は、本発明による液晶

14

表示装置の実施例4の等価回路を示す回路図である。図13は、図12の等価回路を駆動するための電圧波形を示すタイムチャートである。本実施例においても、ドライバ電圧の低減に加え、バッファ TFT を活用してドレインドライバ数を削減しているのが特徴である。

【0058】回路構成上で、実施例2と異なるのは、ラインメモリ CL1 端が、すべて1本の共通電極 V_{COML} に接続されていることである。ドライバICから供給される映像信号電圧 V_{DD} を、バッファ TFT TB1、TB2 をスイッチングすることにより、2本のドレインに分岐供給し、ドレインドライバICの端子数を半減する点は、実施例3と同じである。

【0059】タイミング上で、実施例2と異なるのは、バッファ TFT における選択時間 (t_{GB1} 、 t_{GB2}) が、長くなっている ($12\mu s \rightarrow 17\mu s$) ことである。

【0060】 V_{GB1} 、 V_{GB2} 、 V_G 、 V_{D1} 、 V_{D2} 、 V_{S1} 、 V_{S2} 、 V_{COML} などの意味は、実施例3と同じである。

【0061】偶数フレームにおけるライン選択時間 ($t_G = 35\mu s$) の間の回路動作を説明する。偶数番のドレイン線 (正極性) については、基本的に前記実施例2と同じで、 t_{GB} が長くなっただけであり、最終的に液晶容量 CLC1 に充電される正極性の電圧が $3V$ 上昇している。一方、奇数番のドレイン線については、 t_{GB2} の終端と画素 TFT の選択時間 t_G の終端が同時であるため、画素 TFT は、液晶 CLC をカップリングで下がる前の V_{D2} の電圧レベルに充電する。すなわち、本実施例の駆動方法では、正極性側のみについて、ドライバ電圧の低減効果が得られる。この場合、 V_{S} の振幅の中心は、 V_{DD} の振幅の中心より $1.5V$ 高いので、 V_{COM} も $1.5V$ 高くして、液晶への不要な直流電圧の印加をキャンセルする。

【0062】なお、本実施例を前記実施例2と比較した場合の長所は、画素 TFT、バッファ TFT の充電時間を長くでき、TFT の充電能力の低下に対する動作マージンが大きくなることである。また、ドライバICの動作周波数も下げられ、十分なドライブ能力が得られ、動作の安定性が増す。

【0063】

【発明の効果】本発明によれば、薄膜トランジスタのドライバICの動作電圧の大幅な低減が可能となるうえに、配線間の短絡等の動作不良が激減し、表示画像の輝度が向上した低価格で高画質の液晶表示装置が提供される。また、低価格で高画質の液晶表示装置を搭載したポータブルコンピュータが得られる。

【図面の簡単な説明】

【図1】本発明の作用を説明するための TFT 液晶表示装置の等価回路を示す回路図である。

【図2】図1の等価回路において TFT 液晶表示装置を

(9)

15

フレーム反転方式で駆動するための信号波形を示すタイムチャートである。

【図3】本発明によるアクティブマトリクス液晶表示装置の一実施例の構成を示すブロック図である。

【図4】図3のアクティブマトリクス液晶表示装置の等価回路を示す回路図である。

【図5】図4の等価回路を駆動す駆動波形を示すタイムチャートである。

【図6】本実施例の液晶表示装置の要部の平面構造を示す図である。

【図 7】本発明の液晶表示装置を用いたラップトップコンピュータまたはブックコンピュータの一実施例の概略を示す斜視図である。

【図 8】完全蓄積容量を持つ液晶表示装置に本発明を適用した実施例 2 の等価回路を示す回路図である。

【図 9】図 8 の実施例の駆動波形を示すタイムチャートである。

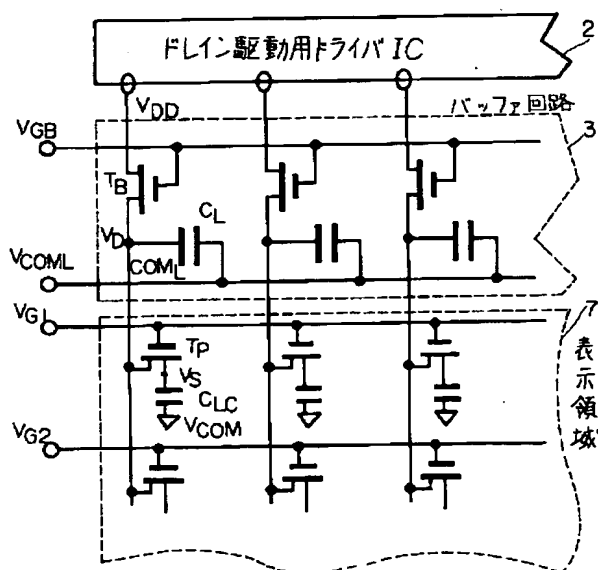
【図 10】本発明の液晶表示装置の実施例 3 の等価回路を示す回路図である。

【図 1 1】図 1 0 の等価回路を駆動するための電圧波形 20
を示すタイムチャートである。

【図 12】本発明による液晶表示装置の実施例 4 の等価回路を示す回路図である。

【図13】 図12の等価回路を駆動するための電圧波形

【图 1】



16

を示すタイムチャートである。

【図14】従来のTF Tマトリクス等の等価回路を示す回路図である。

【図15】図14の等価回路における駆動波形を示すタイムチャートである。

【符号の説明】

- 1 ドライバIC (ゲート駆動用)
- 2 ドライバIC (ドレイン駆動用)
- 3 バッファ回路
- 4 画素TF Tが形成された基板
- 5 キーボード
- 6 液晶表示装置
- 7 表示領域

CLC 液晶容量

 t_G 画素TFTのゲート選択時間

TP 画素のTFT

V COM 対向電極の電圧

VCOML ラインメモリの共通電極の電圧

VD 画素TFTのドレイン（映像信号）電圧

VDD ドライバICから出力される映像信号電圧

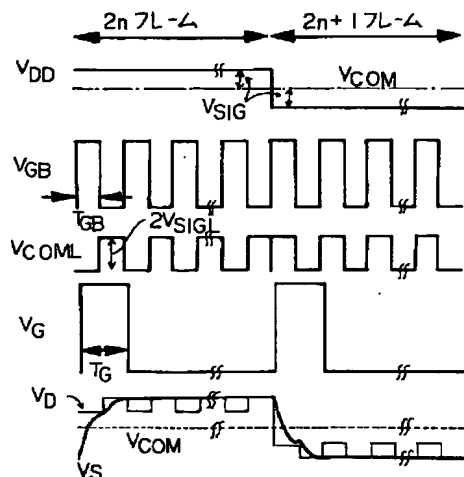
VG 画素TFTのゲート電圧

VGB バッファTFTのゲート電圧

VS 画素TFTのソース電圧

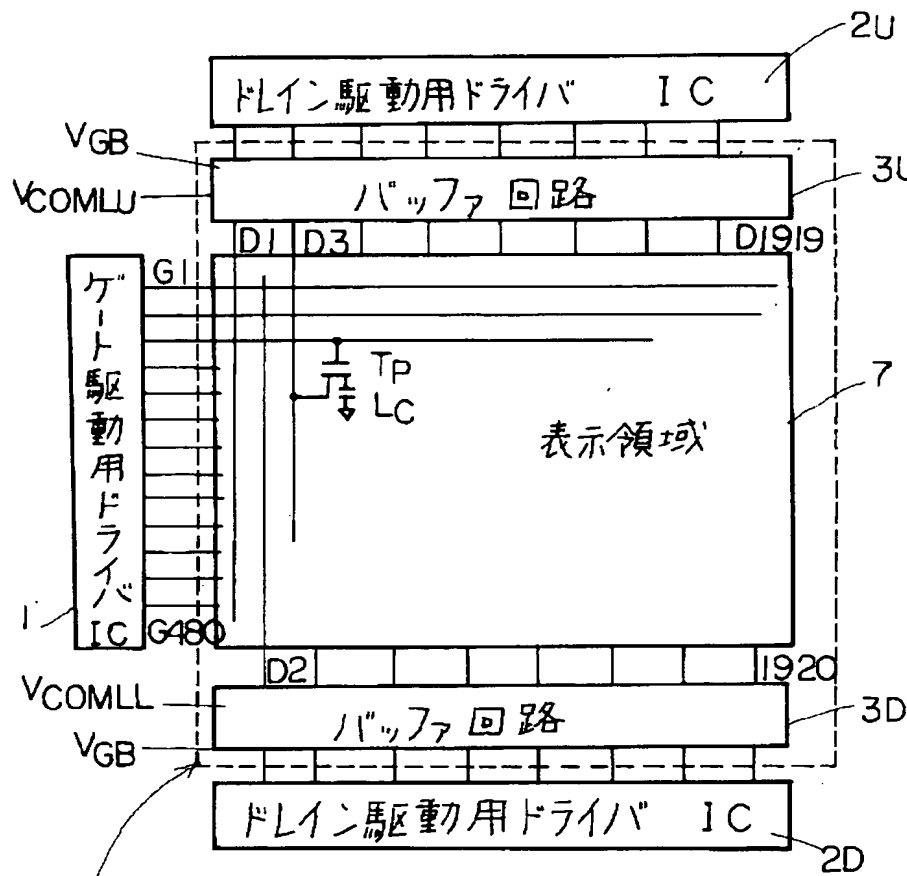
TB バッファ T F T

【図 2】



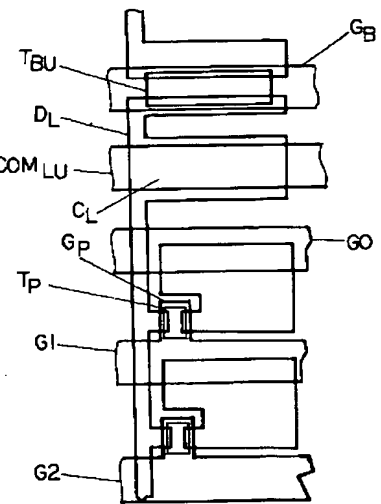
(10)

【図3】

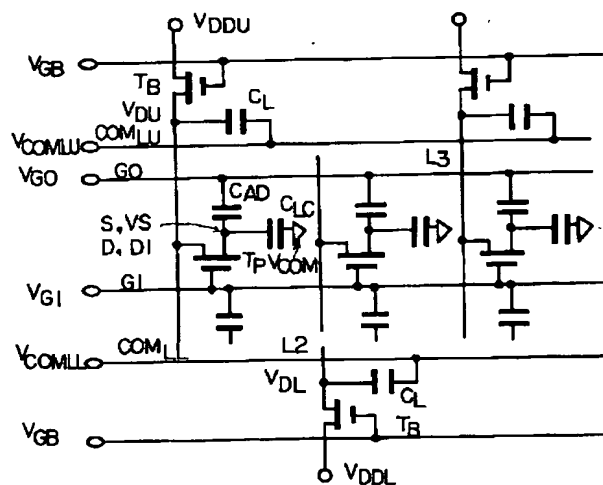


画素TFTが形成された基板 4

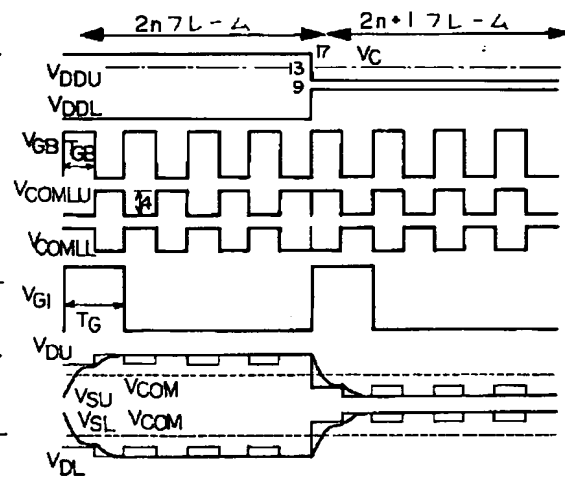
【図6】



【図4】

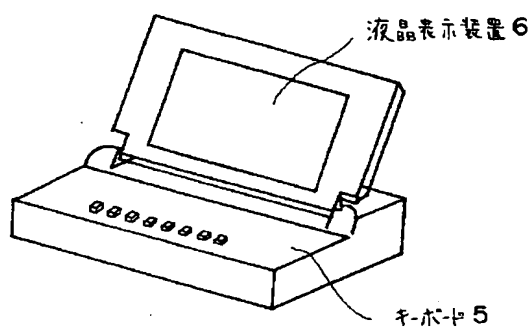


【図5】

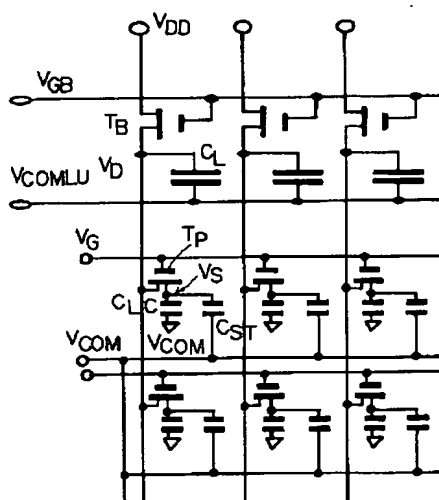


(11)

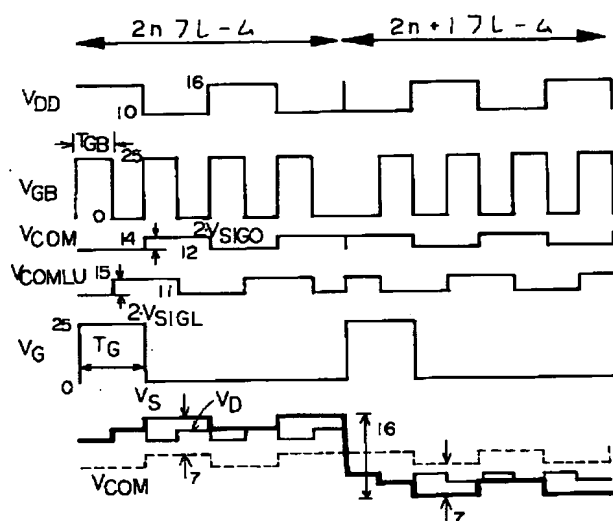
【图 7】



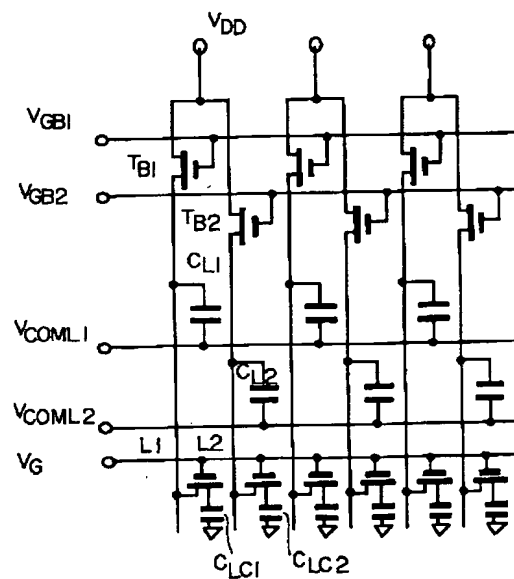
【図 8】



【図 9】

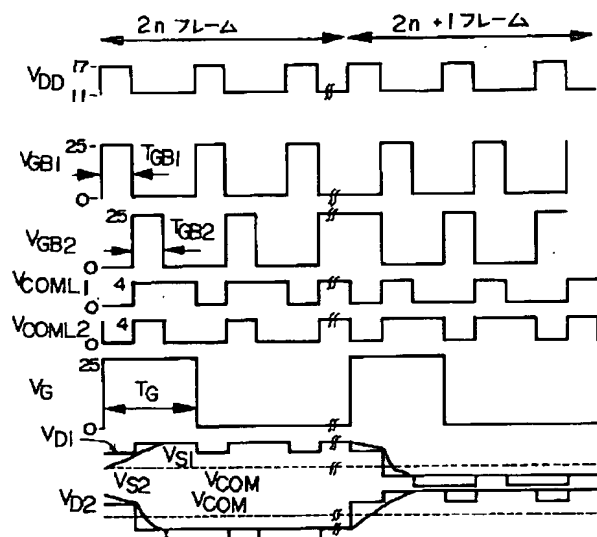


【図 10】

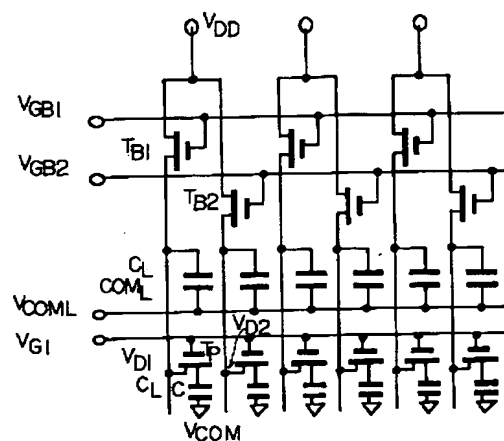


(12)

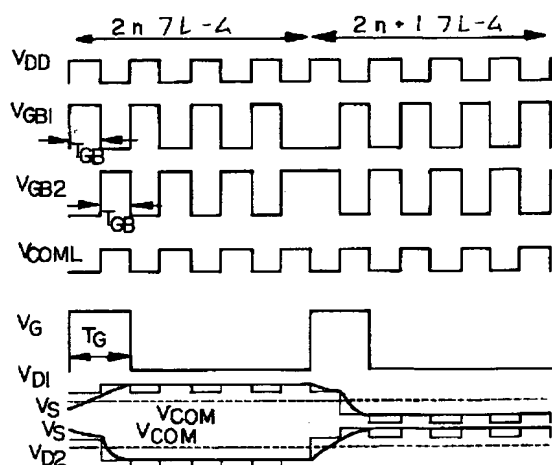
【図 1 1】



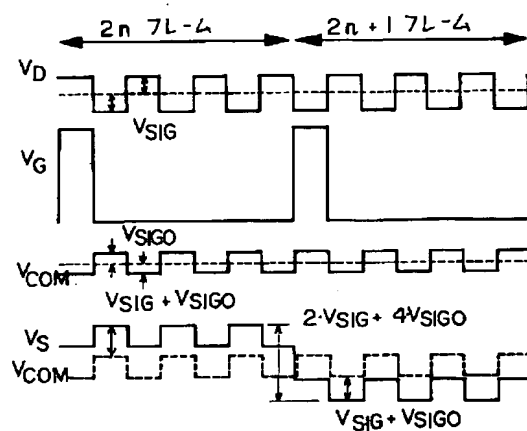
【図 1 2】



【図 13】



【図 15】



(13)

【図14】

